用于 USB Type-C 和天线保护的 TPD1E0B04 单通道 ESD 保护二极管

1 特性

- IEC 61000-4-2 4 级（接触）ESD 保护
  - ±8kV 接触放电
  - ±9kV 空气间隙放电
- IEC 61000-4-4 EFT 保护
  - 80A (5/50ns)
- IEC 61000-4-5 浪涌保护
  - 1.7A (8/20μs)
- IO 电容：0.13 至 0.15pF（典型值）、0.15 至 0.18pF（最大值）
- 直流击穿电压：6.7V（典型值）
- 超低漏电流：10nA（最大值）
- 低 ESD 钳位电压
- 支持速率高达 60Gbps 的高速接口
- 低插入损耗：>30GHz（-3dB 带宽）
- 工业温度范围：-40°C 至 +125°C
- 超小型 0201 和 0402 封装

2 应用

- 终端设备
  - 便携式计算机和台式机
  - 手机和平板电脑
  - 机顶盒
  - 电视和监视器
  - USB 加密狗
  - 扩展坞
- 接口
  - USB Type-C®
  - Thunderbolt™ 4
  - USB 4.0 及更低版本
  - HDMI™ 2.1 及更低版本
  - DisplayPort™ 2.1 及更低版本
  - PCI Express® 5.0 及更低版本
  - 天线

3 说明

TPD1E0B04 是一款双向 TVS ESD 保护二极管阵列，用于为 USB Type-C 和 Thunderbolt 4 电路提供保护。TPD1E0B04 的额定 ESD 冲击消散值达到了 IEC 61000-4-2（4 级）国际标准中规定的最高水平。

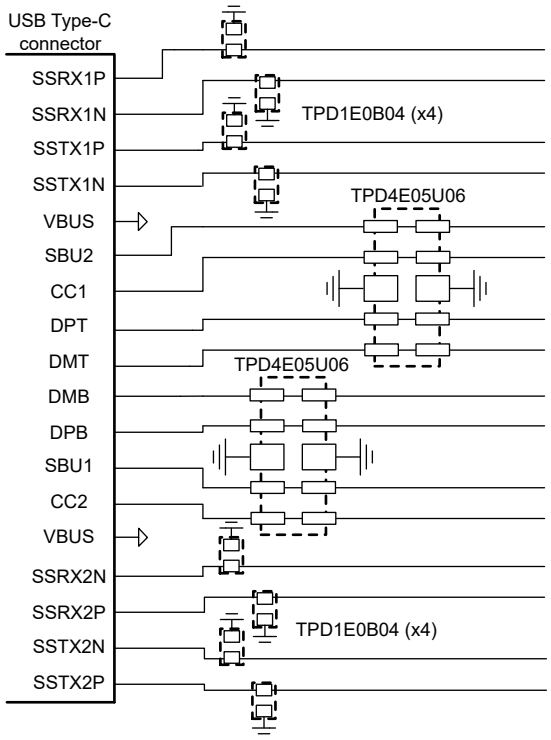
该器件具有每通道 0.13pF 的 IO 电容（DPL 封装），使其非常适合保护速率高达 60Gbps 的高速接口，例如 USB 4.0 及以下版本、Thunderbolt 4 以及天线。低动态电阻和低钳位电压可针对瞬变事件提供系统级保护。

TPD1E0B04 采用业界通用的 0201 (DPL) 和 0402 (DPY) 封装。

封装信息

器件型号	封装(1)	封装尺寸(2)
TPD1E0B04	DPL（DFN0603，2）	0.60mm × 0.30mm
	DPY（DFN1006，2）	1.00mm × 0.60mm

(1) 更多相关信息，请参阅第 10 节。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



典型应用

本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 ESD 等级 - IEC 规格 4
5.4 建议运行条件 4
5.5 热性能信息 4
5.6 电气特性 5
5.7 典型特性 6
6 详细说明 9
6.1 概述 9
6.2 功能方框图 9
6.3 特性说明 9
6.4 器件功能模式 10
7 应用和实施 11
7.1 应用信息 11
7.2 典型应用 11
7.3 电源相关建议 15
7.4 布局 15
8 器件和文档支持 16
8.1 文档支持 16
8.2 接收文档更新通知 16
8.3 支持资源 16
8.4 商标 16
8.5 静电放电警告 16
8.6 术语表 16
9 修订历史记录 16
10 机械、封装和可订购信息 17

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

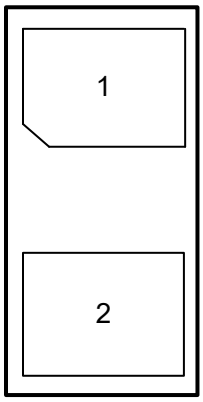


图 4-1. DPL 封装 2 引脚 X2SON 顶视图

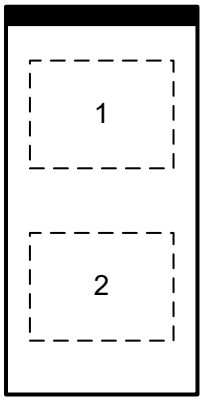


图 4-2. DPY 封装 2 引脚 X1SON 顶视图

引脚		I/O	说明
编号	名称		
1	IO	I/O	ESD 保护通道。如果用作 ESD IO，则将引脚 2 接地
2	IO	I/O	ESD 保护通道。如果用作 ESD IO，则将引脚 1 接地

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电快速瞬变	IEC 61000-4-5 (5/50ns)		80	A
峰值脉冲	IEC 61000-4-5 功率 (t_p - 8/20μs)		15	W
	IEC 61000-4-5 电流 (t_p - 8/20μs)		1.7	A
T_A	自然通风条件下的工作温度范围	-40	125	°C
T_{stg}	贮存温度	-65	155	°C

(1) 在*绝对最大额定值*范围外运行可能对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议的工作条件*以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2500	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(2)	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 允许在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

5.3 ESD 等级 - IEC 规格

			值	单位
$V_{(ESD)}$	静电放电	IEC 61000-4-2 接触放电	±8000	V
		IEC 61000-4-2 空气间隙放电	±9000	

5.4 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
V_{IO}	输入引脚电压	-3.6	3.6	V
T_A	自然通风条件下的工作温度范围	-40	125	°C

5.5 热性能信息

热指标(1)		TPD1E0B04		单位
		DPL (X2SON)	DPY (X1SON)	
		2 引脚	2 引脚	
$R_{\theta JA}$	结至环境热阻	582	442.6	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	264.5	243.8	°C/W
$R_{\theta JB}$	结至电路板热阻	394.4	162.5	°C/W
ψ_{JT}	结至顶部特征参数	36.4	154.1	°C/W
ψ_{JB}	结至电路板特征参数	394.4	163.0	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

Copyright © 2025 Texas Instruments Incorporated

5.6 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
V_{RWM}	反向关断电压	I_{IO} <10nA		-3.6		3.6	V
V_{BRF}	击穿电压，IO 引脚至 GND	测量值为器件瞬间回弹至 V_{HOLD} 电压之前的最大电压			6.7		V
V_{BRR}	击穿电压，GND 至 IO 引脚	测量值为器件瞬间回弹至 V_{HOLD} 电压之前的最大电压			-6.7		V
V_{HOLD}	保持电压	I_{IO} = 1mA，T_A = 25°C		5	5.7	6.5	V
V_{CLAMP}	钳位电压	I_{PP} = 1A，TLP，从 IO 至 GND			7.2		V
		I_{PP} = 5A，TLP，从 IO 至 GND			10.1		
		I_{PP} = 16A，TLP，从 IO 至 GND			19		
		I_{PP} = 1A，TLP，从 GND 至 IO			7.2		
		I_{PP} = 5A，TLP，从 GND 至 IO			10.1		
		I_{PP} = 16A，TLP，从 GND 至 IO			19		
I_{LEAK}	泄漏电流，IO 至 GND	V_{IO} = ±2.5V				10	nA
R_{DYN}	动态电阻	IO 至 GND			1		Ω
		GND 至 IO			1		
C_L	线路电容	DPL 封装	V_{IO} = 0V，f = 1MHz，IO 至 GND，T_A = 25°C		0.13	0.15	pF
		DPY 封装			0.15	0.18	

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性

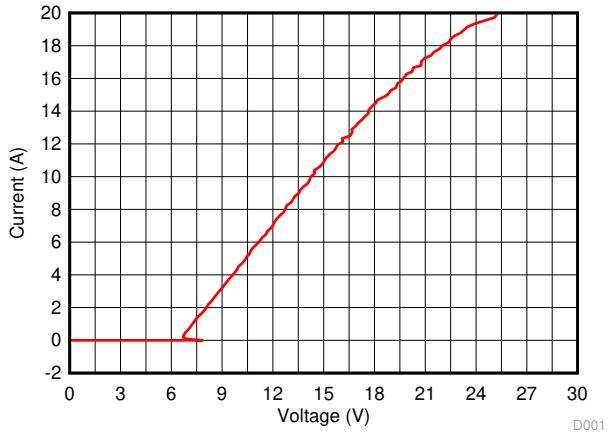


图 5-1. 正 TLP 曲线

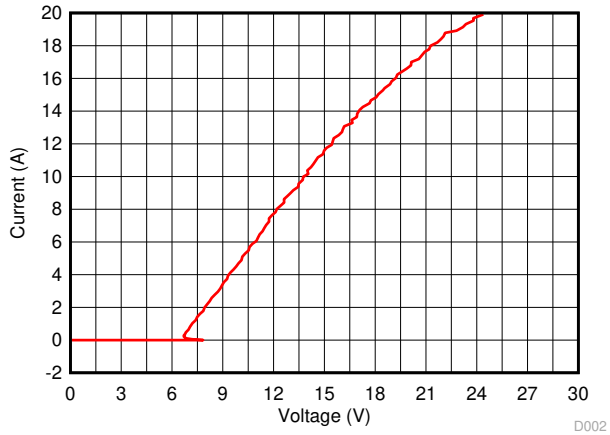


图 5-2. 负 TLP 曲线

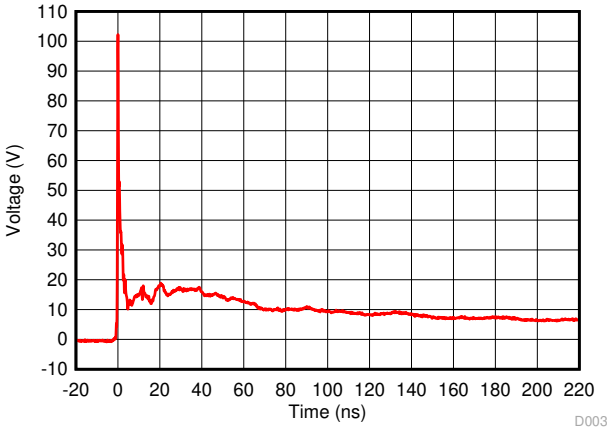


图 5-3. 8kV IEC 波形

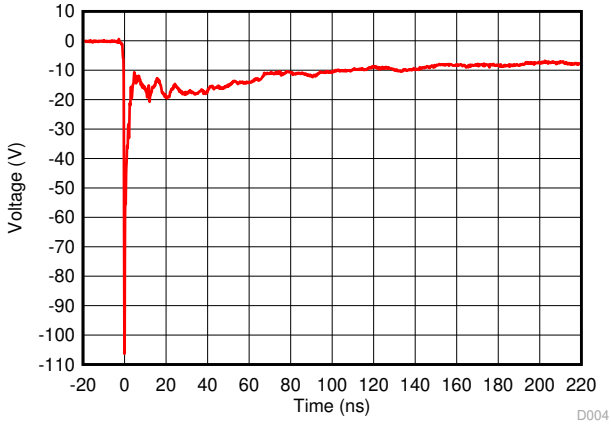


图 5-4. -8kV IEC 波形

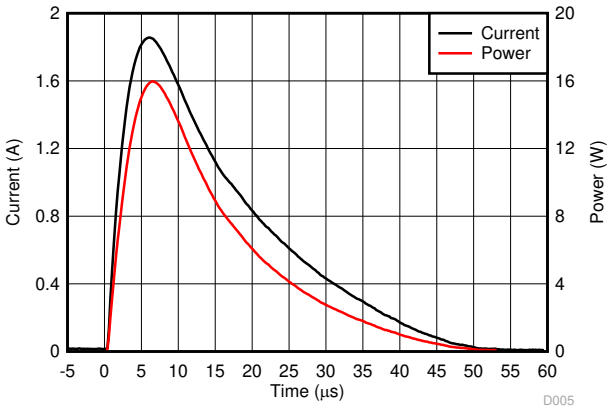


图 5-5. 浪涌曲线 (t_p = 8/20µs)，IO 引脚至 GND

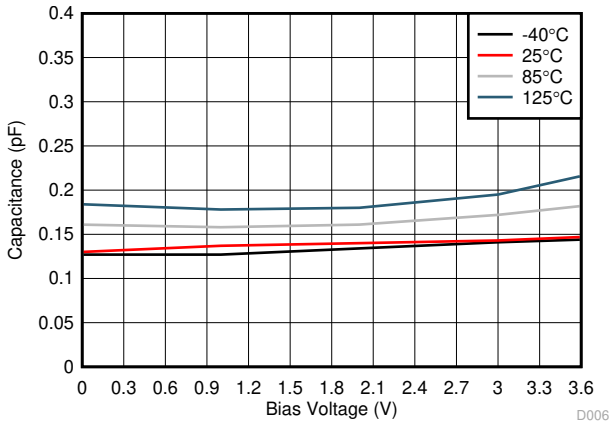


图 5-6. 电容与偏置电压间的关系（DPL 封装）

Copyright © 2025 Texas Instruments Incorporated

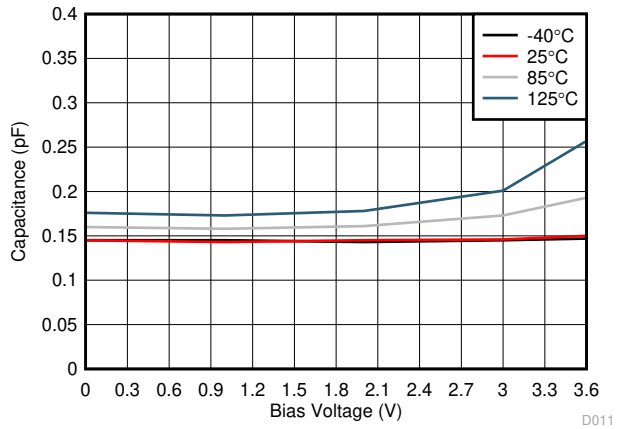


图 5-7. 电容与偏置电压间的关系（DPY 封装）

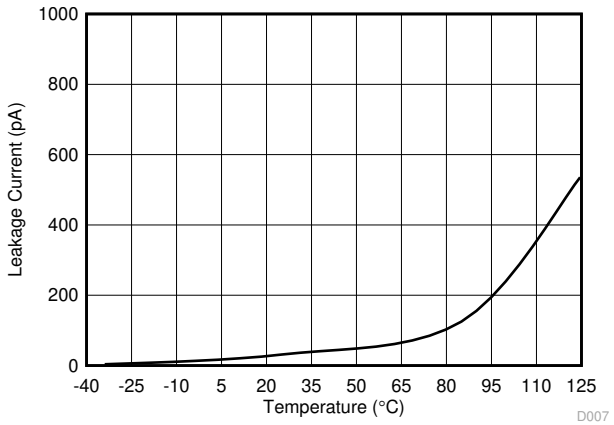


图 5-8. 漏电流与温度间的关系

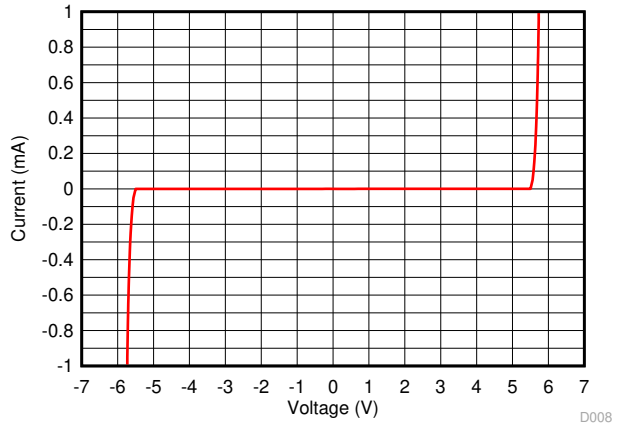


图 5-9. 直流电压扫描 I-V 曲线

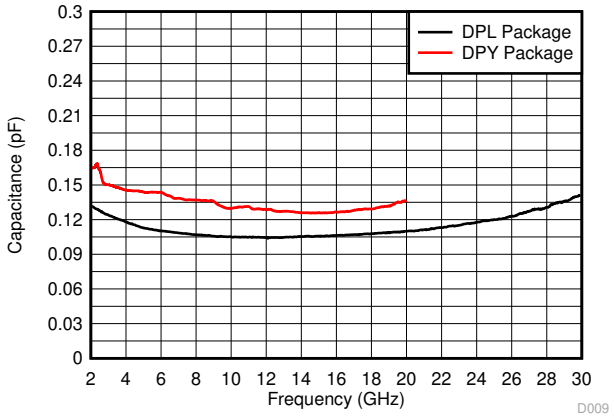


图 5-10. 电容与频率间的关系

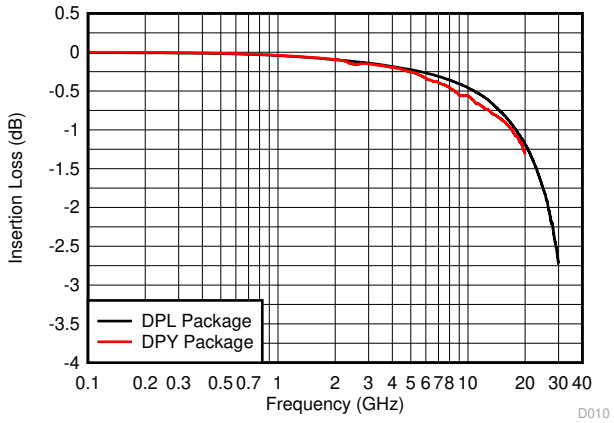


图 5-11. 插入损耗

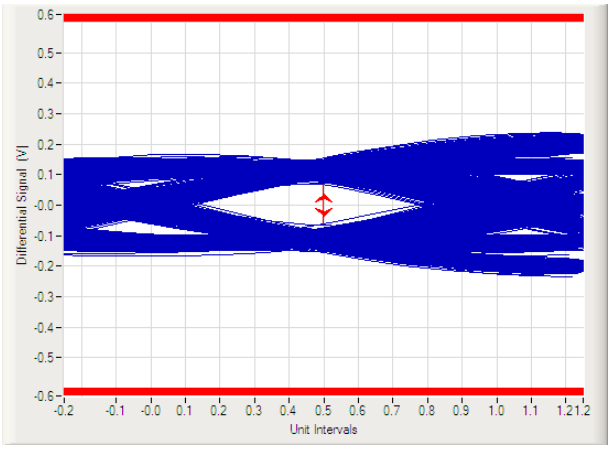


图 5-12. USB3.1 Gen 2 10Gbps 眼图（裸板）

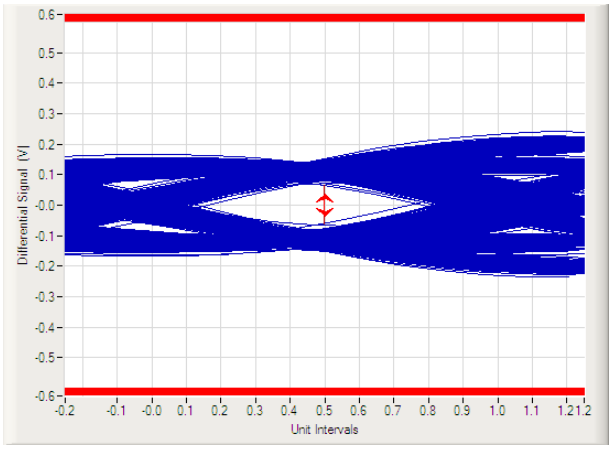


图 5-13. USB3.1 Gen 2 10Gbps 眼图（采用 TPD1E0B04DPL）

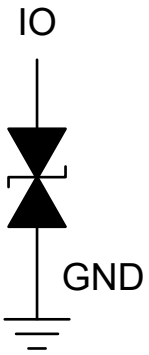
Copyright © 2025 Texas Instruments Incorporated

6 详细说明

6.1 概述

TPD1E0B04 器件是一款具有超低电容的双向 ESD 保护二极管。该器件的 ESD 冲击消散值达到 IEC 61000-4-2 国际标准（接触放电）规定的最高水平。超低电容使该器件非常适合保护超高速信号引脚，包括 Thunderbolt 4。即使在 USB 4.0 及以下版本、Thunderbolt 4 或天线应用等的射频频率下，该低电容也可实现极低的损耗。

6.2 功能方框图



6.3 特性说明

6.3.1 IEC 61000-4-2 ESD 保护

I/O 引脚可承受高达 ±8kV 接触放电和 ±9kV 空气间隙放电的 ESD 事件。ESD 浪涌钳位会将电流转移到大地。

6.3.2 IEC 61000-4-4 瞬态放电 (EFT) 保护

I/O 引脚可承受高达 80A（5/50ns 波形、4kV、50Ω 阻抗）的电气快速瞬态突发。ESD 浪涌钳位会将电流转移到大地。

6.3.3 IEC 61000-4-5 浪涌保护

I/O 引脚可承受高达 1.7A 和 15W（8/PWM 20μs 波形）的浪涌事件。ESD 浪涌钳位会将此电流转移到大地。

6.3.4 IO 电容

每个 I/O 引脚与接地之间的电容为 0.13pF（典型值）和 0.15pF（最大值）。该器件支持超过 60Gbps 的数据速率。

6.3.5 直流击穿电压

每个 I/O 引脚的直流击穿电压为 ±6.7V（典型值）。这样可确保敏感设备免受高于 ±3.6V 反向关断电压的浪涌影响。

6.3.6 超低漏电流

I/O 引脚具有 10nA（最大值）的超低泄漏电流，偏置电压为 ±2.5V。

6.3.7 低 ESD 钳位电压

I/O 引脚具有一个 ESD 钳位，能够将电压限制至 10.1V (I_{PP} = 5A)。

6.3.8 支持高速接口

由于 IO 电容极低，该器件能够支持超过 60Gbps 的高速接口。

6.3.9 工业温度范围

该器件的工业工作范围为 –40°C 至 +125°C。

Copyright © 2025 Texas Instruments Incorporated

6.3.10 业界通用封装

该器件的布局可简化并轻松地为现有布局添加保护功能。该器件采用业界通用的 DFN0603 和 DFN1006 封装，只需对现有布局进行极少修改。

6.4 器件功能模式

TPD1E0B04 器件是一个无源集成电路，当电压高于 V_{BRF} 或低于 V_{BRR} 时触发。在 ESD 事件期间，可通过内部二极管网络将高达 ±9kV 的电压（空气放电）引导至接地端。受保护线路上的电压低于 TPD1E0B04 的触发电平时，（通常在数十纳秒内）器件会恢复到无源状态。

Copyright © 2025 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

7.1 应用信息

TPD1E0B04 是一款二极管类型的 TVS，可提供一条接地路径来消除人机界面连接器和系统之间高速信号线上的 ESD 事件。当 ESD 电流流经 TVS 时，二极管上只会出现小压降。这便是提供给受保护 IC 的电压。触发的 TVS 的低 R_{DYN} 可将此电压 (V_{CLAMP}) 保持在受保护 IC 的安全水平。

7.2 典型应用

7.2.1 USB Type-C 应用

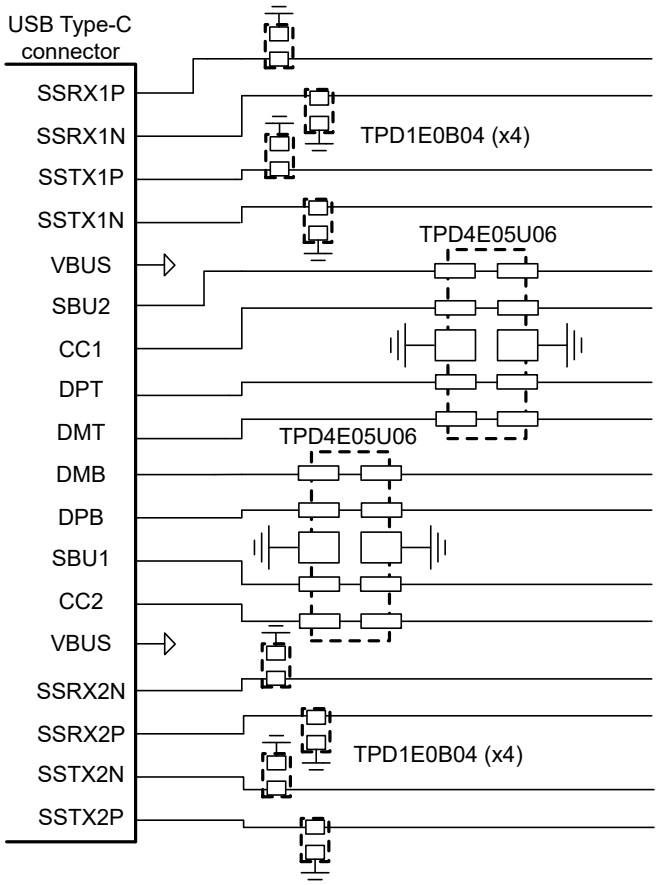


图 7-1. 适用于 Thunderbolt 3 ESD 的 USB Type-C 原理图

Copyright © 2025 Texas Instruments Incorporated

7.2.1.1 设计要求

对于该设计示例，在 Thunderbolt 3 应用的一个 USB Type-C 接口中使用了八个 TPD1E0B04 器件和两个 TPD4E05U06 器件。它提供了一个完整的 ESD 保护方案。

对于给定的 Thunderbolt 3 应用，表 7-1 中列出的参数为已知。

表 7-1. 设计参数

设计参数	值
超高速线路上的信号范围	0V 至 3.6V
超高速线路上的工作频率	工作频率高达 10GHz 的应用
CC、SBU 和 DP/DM 线路上的信号范围	0V 至 5V
CC、SBU 和 DP/DM 线路上的工作频率	工作频率高达 480MHz 的应用

7.2.1.2 详细设计过程

7.2.1.2.1 信号范围

TPD1E0B04 支持 -3.6V 至 3.6V 的信号范围，从而支持 USB Type-C 应用上的超高速信号对。TPD4E05U06 支持 0V 至 5.5V 的信号范围，从而支持 CC、SBU 和 DP-DM 线路。

7.2.1.2.2 运行频率

TPD1E0B04 具有 0.13pF（典型值）的电容值，支持 20Gbps 的 Thunderbolt 3 数据速率。TPD4E05U06 具有 0.5pF（典型值）的电容值，可轻松支持 CC、SBU 和 DP-DM 数据速率。

Copyright © 2025 Texas Instruments Incorporated

7.2.1.3 应用曲线

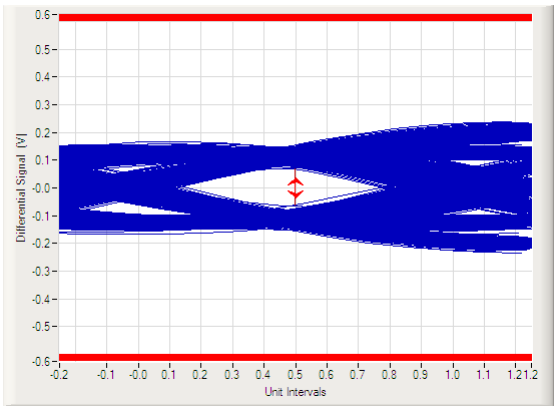


图 7-2. USB 3.1 Gen 2 10Gbps 眼图（裸板）

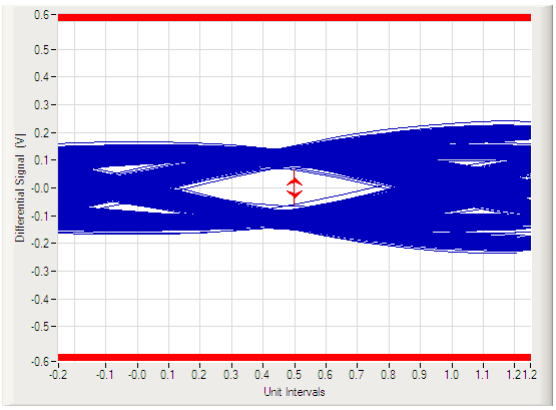


图 7-3. USB 3.1 Gen 2 10Gbps 眼图（采用 TPD1E0B04DPL）

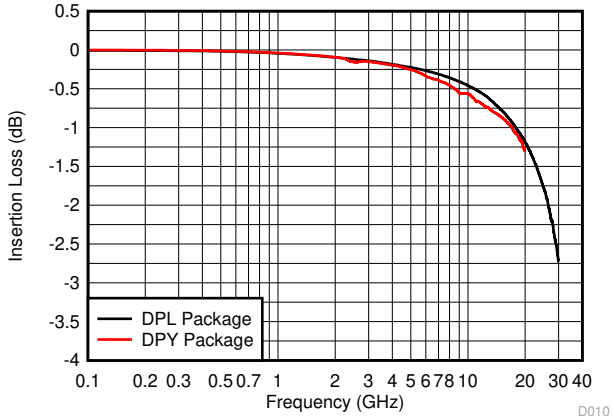


图 7-4. 插入损耗

7.2.2 *WiFi® 天线应用*

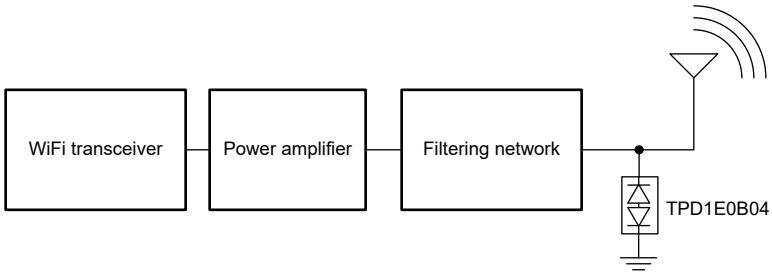


图 7-5. WiFi 天线原理图

Copyright © 2025 Texas Instruments Incorporated

7.2.2.1 设计要求

该设计示例是一个适用于 5GHz WiFi 天线应用的 TPD1E0B04 器件。它提供了一个完整的 ESD 保护方案。

对于给定的 WiFi 天线应用，表 7-2 中列出的参数为已知。

表 7-2. 设计参数

设计参数	值
信号范围	-3.16V 至 +3.16V
工作频率	5.170GHz 至 5.835GHz

7.2.2.2 详细设计过程

7.2.2.2.1 信号范围

TPD1E0B04 支持 -3.6V 至 3.6V 的信号范围，从而支持天线信号范围。所示信号范围假设向 50Ω 天线的最大发射功率为 200mW。

7.2.2.2.2 运行频率

TPD1E0B04 具有 0.13pF（典型值）的电容值，支持极高的数据速率。电容随频率和偏置电压的变化极小，因此可实现超低射频损耗及稳定可测的阻抗特性。由于电容和损耗在工作频率范围内的变化非常小，因此线路上的干扰必须极小。

7.2.2.3 应用曲线

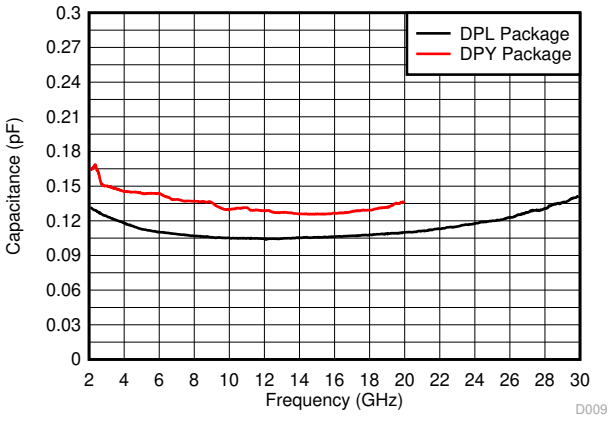


图 7-6. 电容与频率间的关系

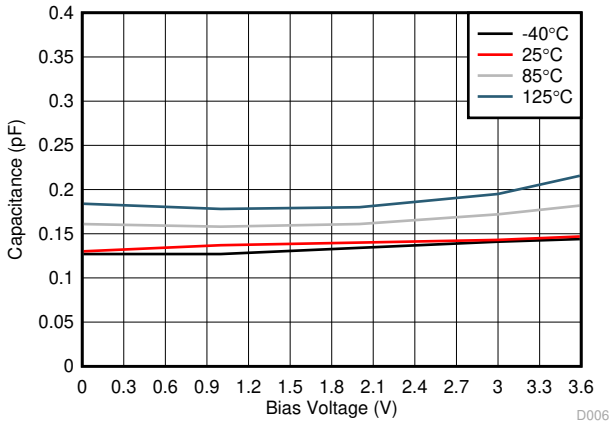


图 7-7. 电容与偏置电压之间的关系

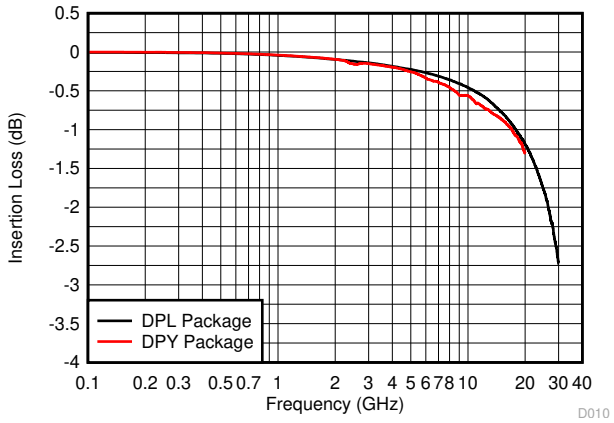


图 7-8. 插入损耗

Copyright © 2025 Texas Instruments Incorporated

7.3 电源相关建议

该器件是一款无源 ESD 器件，无需为其供电。注意不要违反为确保器件正常工作而建议的 I/O 规范。

7.4 布局

7.4.1 布局指南

- 最佳位置是尽可能靠近连接器。
  - ESD 事件期间的 EMI 可能会从受到冲击的布线耦合到附近其他未受保护的布线，从而导致早期系统故障。
  - PCB 设计人员必须使任何未受保护的布线远离 TVS 和连接器之间受保护的布线，以更大限度地降低 EMI 耦合的可能性。
- 受保护的布线应尽可能直线布置。
- 使用半径尽可能大的圆角，消除 TVS 和连接器之间受保护布线上的任何尖角。
  - 电场往往会积聚在拐角上，从而增加 EMI 耦合。

7.4.2 布局示例

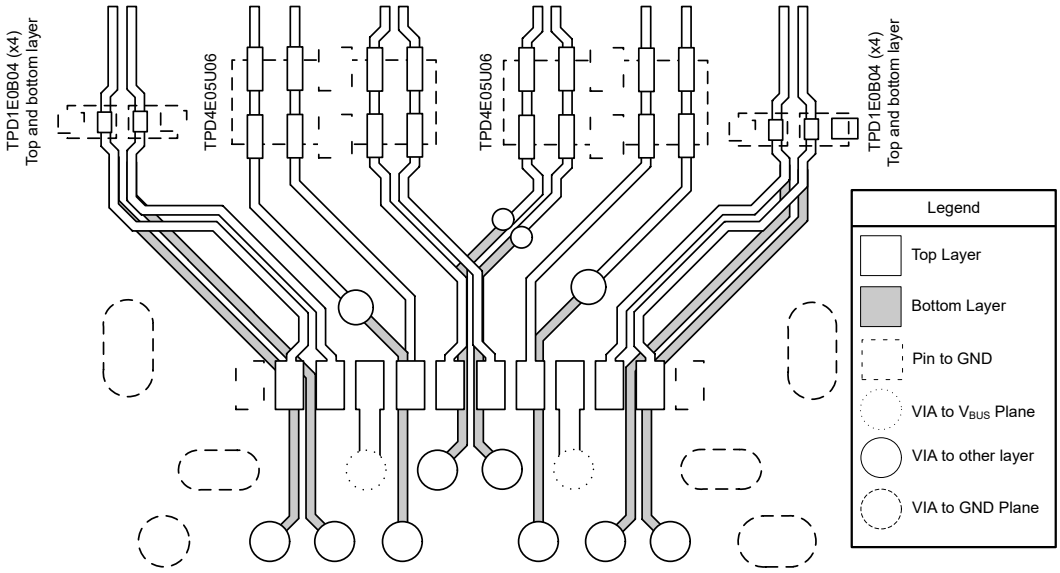


图 7-9. USB Type-C 中间安装混合连接器 ESD 布局

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

请参阅以下相关文档：

德州仪器 (TI)，*TPD1E0B04 评估模块 用户指南*

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击右上角的*提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.4 商标

Thunderbolt™ is a trademark of Intel Corporation.
HDMI™ is a trademark of HDMI Licensing LLC.
DisplayPort™ is a trademark of VESA.
TI E2E™ is a trademark of Texas Instruments.
USB Type-C® is a registered trademark of USB Implementers Forum.
PCI Express® is a registered trademark of PCI-SIG.
WiFi® is a registered trademark of Wi-Fi Alliance.
所有商标均为其各自所有者的财产。

8.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (December 2016) to Revision C (June 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 将数据速率从 20Gbps 更新到 60Gbps	1
• 更新了支持的接口	1

Changes from Revision A (June 2016) to Revision B (December 2016)	Page
• 向*说明* 添加了“和 0402 (DPY) 封装”，并向*器件信息* 表添加了封装“X1SON (2)”	1
• 将 DPY 封装从“预览”更改为“量产”	3

Copyright © 2025 Texas Instruments Incorporated

- 在*热性能信息*表中添加了 DPY (X1SON) 封装 4
- 向*电气特性*表中的 C_L 线路电容添加了 DPY 值 5
- 在图 5-6 的标题中添加了“（DPL 封装）” 6
- 添加了图 5-7 6
- 向图 5-10 和图 5-11 添加了 DPY 封装曲线 6
- 向图 7-4 添加了 DPY 封装曲线 13
- 向图 7-6 添加了 DPY 封装曲线 14
- 向图 7-8 添加了 DPY 封装曲线 14

Changes from Revision * (March 2016) to Revision A (June 2016)	Page
• 将器件状态从*产品预发布*更改为*量产数据*	1

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPD1E0B04DPLR	Active	Production	X2SON (DPL) | 2	15000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPLR.B	Active	Production	X2SON (DPL) | 2	15000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPLRG4	Active	Production	X2SON (DPL) | 2	15000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPLRG4.B	Active	Production	X2SON (DPL) | 2	15000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPLT	Active	Production	X2SON (DPL) | 2	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPLT.B	Active	Production	X2SON (DPL) | 2	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPYR	Active	Production	X1SON (DPY) | 2	10000 | LARGE T&R	Yes	NIPDAU | SN | NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	5D
TPD1E0B04DPYR.B	Active	Production	X1SON (DPY) | 2	10000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	5D
TPD1E0B04DPYRG4	Active	Production	X1SON (DPY) | 2	10000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	5D
TPD1E0B04DPYRG4.B	Active	Production	X1SON (DPY) | 2	10000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	5D
TPD1E0B04DPYT	Active	Production	X1SON (DPY) | 2	250 | SMALL T&R	Yes	NIPDAU | NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	5D
TPD1E0B04DPYT.B	Active	Production	X1SON (DPY) | 2	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	5D

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

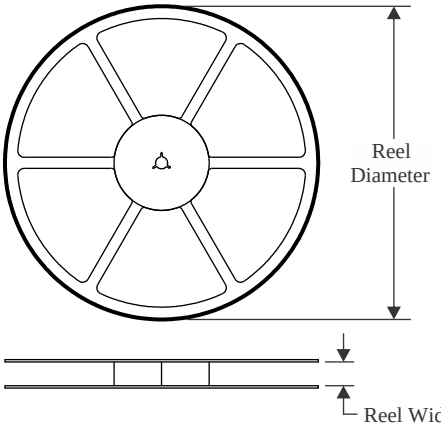
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

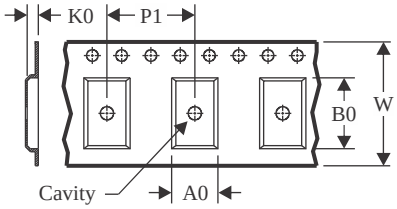
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

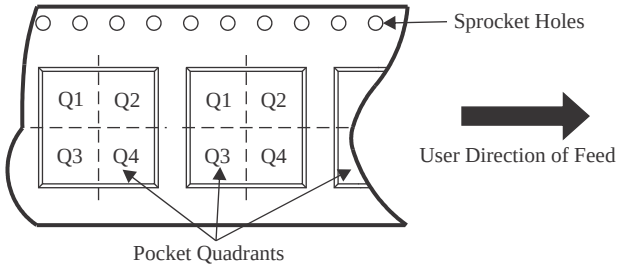


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

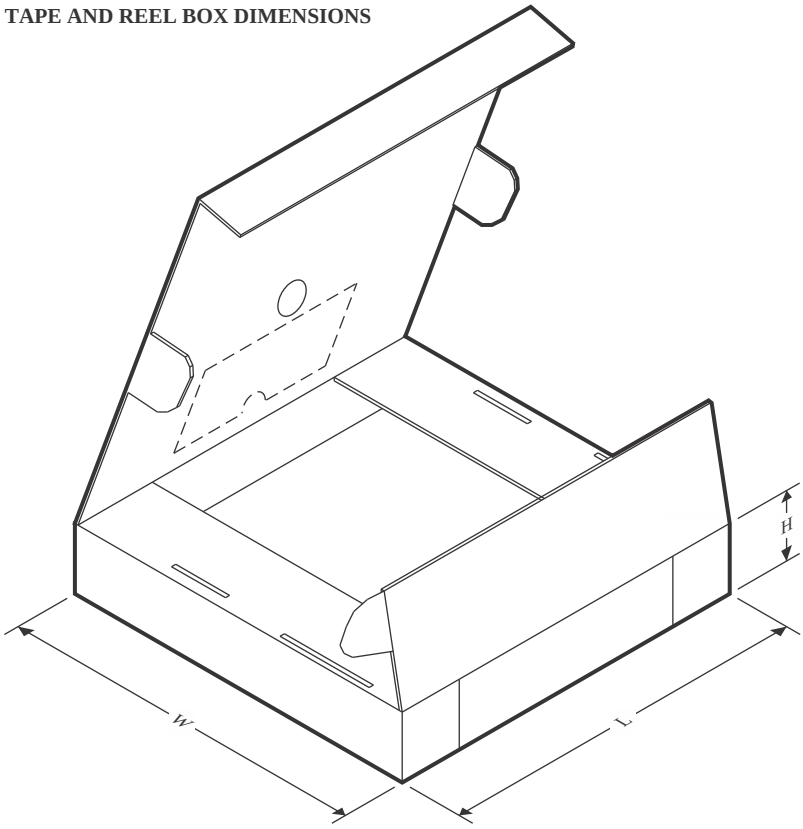
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPD1E0B04DPLR	X2SON	DPL	2	15000	178.0	8.4	0.36	0.66	0.33	2.0	8.0	Q1
TPD1E0B04DPLRG4	X2SON	DPL	2	15000	178.0	8.4	0.36	0.66	0.33	2.0	8.0	Q1
TPD1E0B04DPLT	X2SON	DPL	2	250	178.0	8.4	0.36	0.66	0.33	2.0	8.0	Q1
TPD1E0B04DPYR	X1SON	DPY	2	10000	178.0	8.4	0.67	1.15	0.46	2.0	8.0	Q2
TPD1E0B04DPYRG4	X1SON	DPY	2	10000	180.0	8.4	0.67	1.15	0.46	2.0	8.0	Q2
TPD1E0B04DPYT	X1SON	DPY	2	250	180.0	8.4	0.67	1.15	0.46	2.0	8.0	Q2

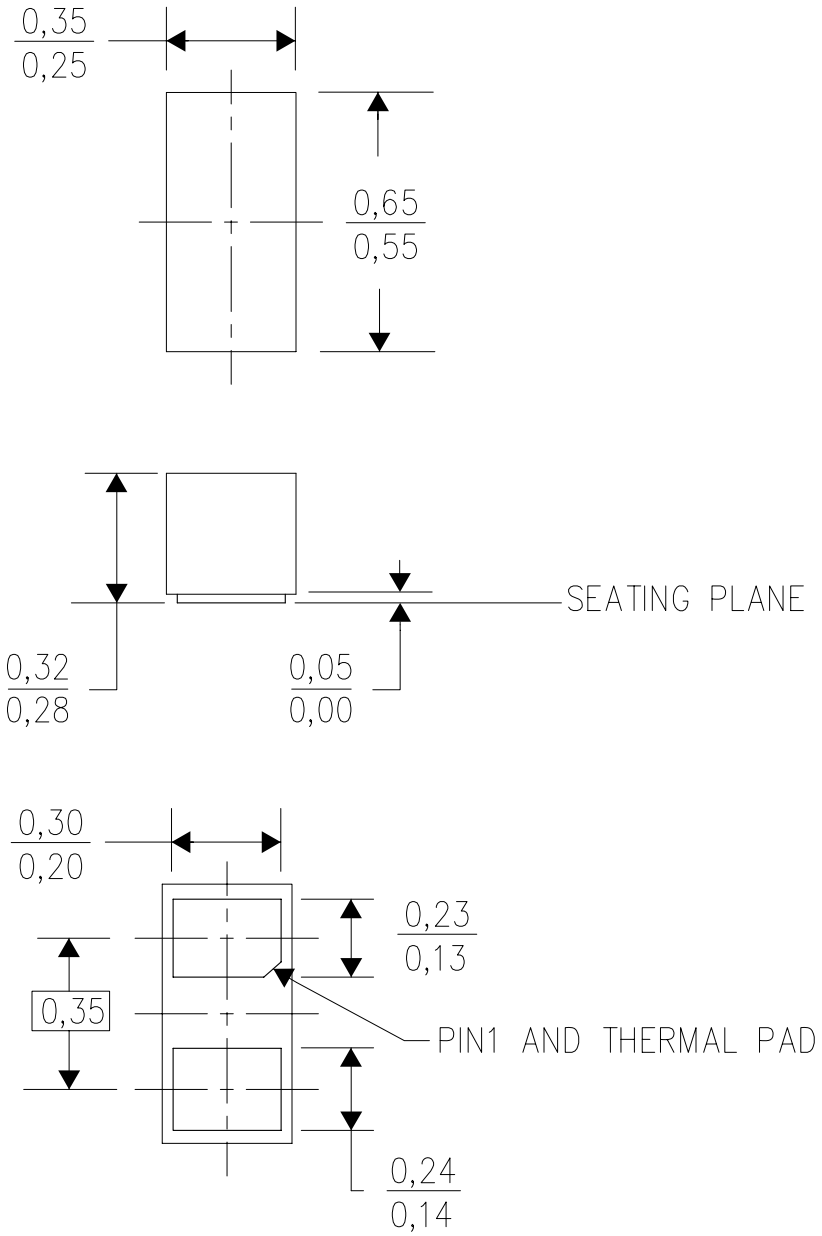
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPD1E0B04DPLR	X2SON	DPL	2	15000	205.0	200.0	33.0
TPD1E0B04DPLRG4	X2SON	DPL	2	15000	205.0	200.0	33.0
TPD1E0B04DPLT	X2SON	DPL	2	250	205.0	200.0	33.0
TPD1E0B04DPYR	X1SON	DPY	2	10000	208.0	191.0	35.0
TPD1E0B04DPYRG4	X1SON	DPY	2	10000	210.0	185.0	35.0
TPD1E0B04DPYT	X1SON	DPY	2	250	210.0	185.0	35.0

DPL (R–PX2SON–N2) PLASTIC SMALL OUTLINE NO–LEAD

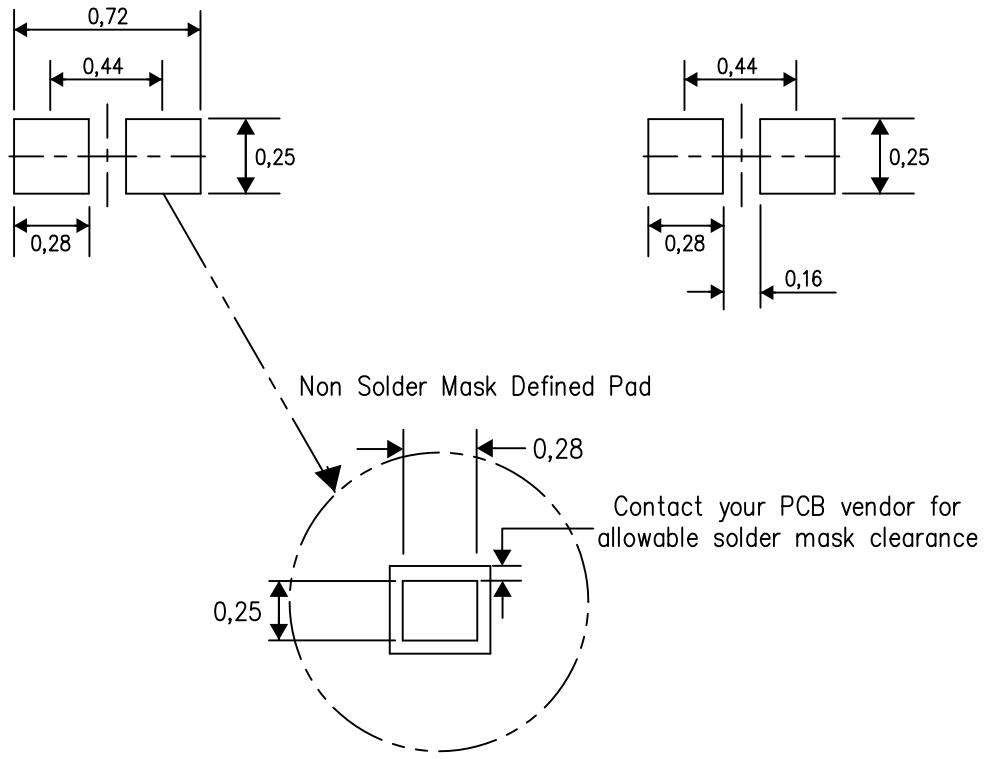


4212149/B 10/11

NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M–1994.
B. This drawing is subject to change without notice.
C. Small Outline No–Lead (SON) package configuration.
D. The package thermal pad must be soldered to the board for thermal and mechanical performance.

DPL (R–PX2SON–N2) SMALL PACKAGE OUTLINE NO–LEAD

Example Board Layout



Example Stencil Design
(Note E)

4217903/A 08/12

NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Publication IPC–7351 is recommended for alternate designs.
D. Customers should contact their board fabrication site for minimum solder mask web tolerances between signal pads.
E. Maximum stencil thickness 0,127 mm (5 mils). All linear dimensions are in millimeters.
F. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
G. Side aperture dimensions over–print land for acceptable area ratio > 0.66. Customer may reduce side aperture dimensions if stencil manufacturing process allows for sufficient release at smaller opening.

GENERIC PACKAGE VIEW

DPY 2

X1SON - 0.45 mm max height

1 x 0.6 mm

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



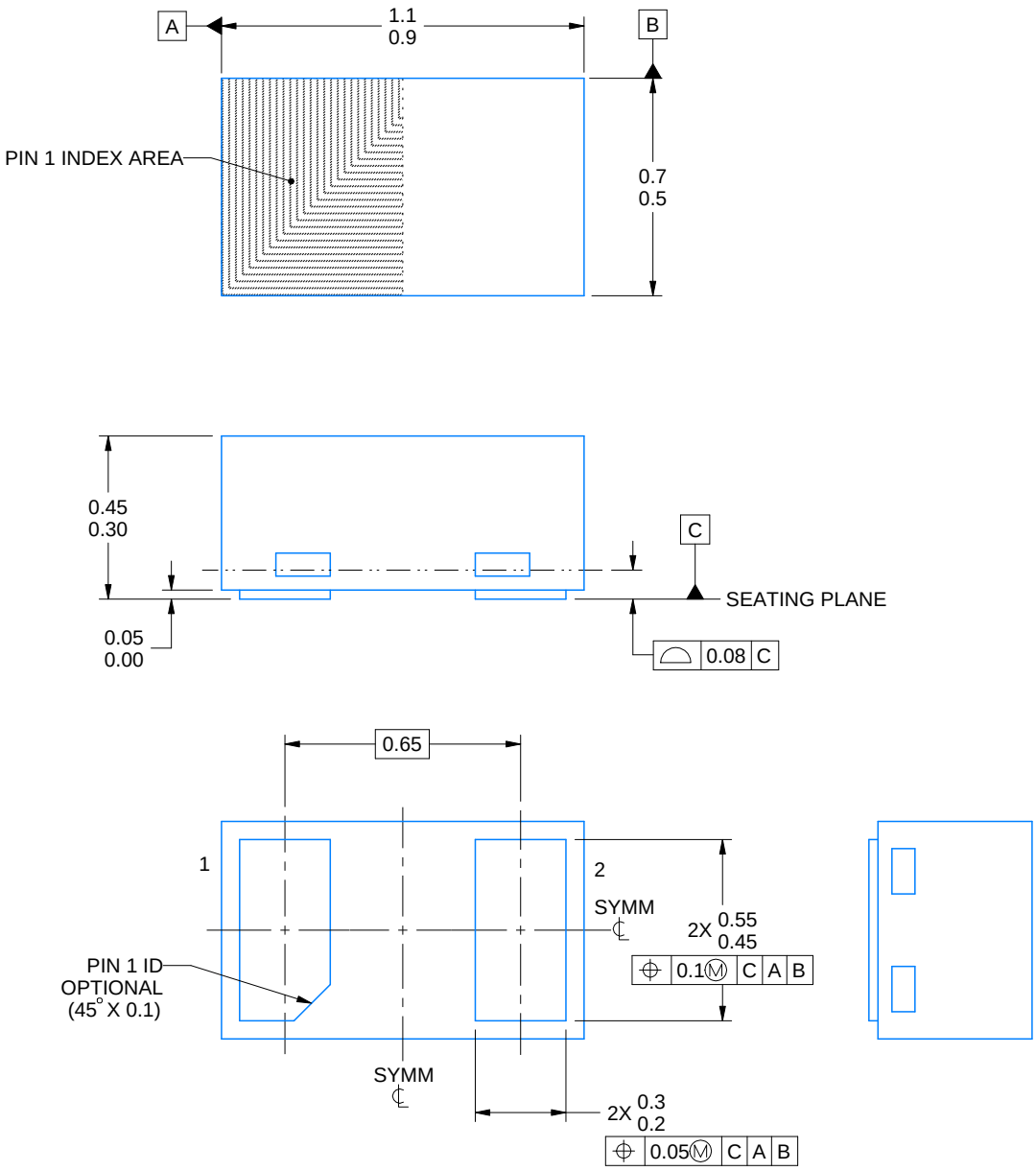
4231484/A

PACKAGE OUTLINE

DPY0002A

X1SON - 0.45 mm max height

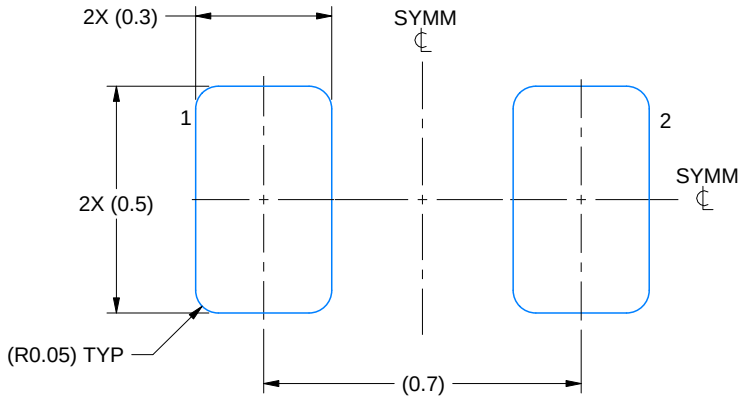
PLASTIC SMALL OUTLINE - NO LEAD



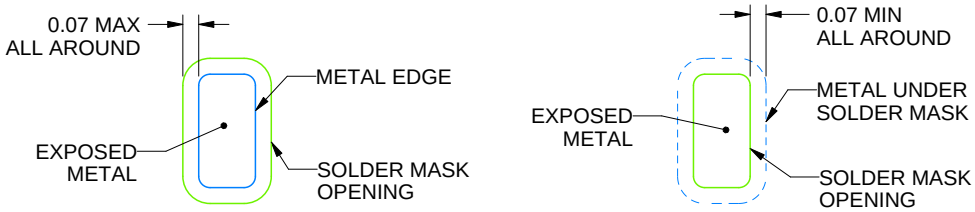
4224561/C 07/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:60X

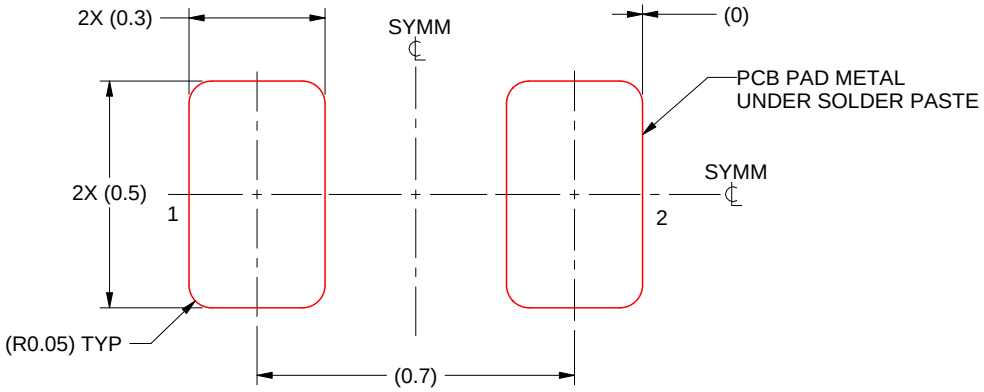


SOLDER MASK DETAILS

4224561/C 07/2024

NOTES: (continued)

3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
4. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:60X

4224561/C 07/2024

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月